

2025 年度シラバス

科目分類/Subject Categories			
学部等/Faculty	/大学院工学科学研究科（博士前期課程）： /Graduate School of Science and Technology (Master's Programs)	今年度開講/Availability	/有：/Available
学域等/Field	/設計工学域：/Academic Field of Engineering Design	年次/Year	/1～2年次：/1st through 2nd Year
課程等/Program	/情報工学専攻：/Master's Program of Information Science	学期/Semester	/第1クォータ：/First quarter
分類/Category	/授業科目：/Courses	曜日時限/Day & Period	/月3/木3：/Mon.3/Thu.3

科目情報/Course Information				
時間割番号 /Timetable Number	62201301			
科目番号 /Course Number	62260006			
単位数/Credits	2			
授業形態 /Course Type	講義：Lecture			
クラス/Class				
授業科目名 /Course Title	コンピュータシステム特論：Computer Systems, Advanced			
担当教員名 / Instructor(s)	/平田 博章：HIRATA Hiroaki			
その他/Other	インターンシップ実施科目 Internship	国際科学技術コース提供科目 IGP	PBL 実施科目 Project Based Learning	DX 活用科目 ICT Usage in Learning
		○		
	実務経験のある教員による科目 Practical Teacher	○	企業でのチーフコンピュータアーキテクトとしての業務経験を活かし、本科目の内容に関する講義を行う。	
科目ナンバリング /Numbering Code	M_IS5222			

授業の目的・概要 Objectives and Outline of the Course	
日	プロセッサアーキテクチャ、並列コンピュータアーキテクチャと、その設計・評価手法について詳述する。講義内容のキーワードとしては学部レベルの授業と重なるものも含んでいるが、それらがどのような技術かを既に知識として修得していることを前提に、設計思想に重点を置いてより高次元のレベルで検討を加える。
英	Learn at the design philosophy level about processor architectures, parallel computer architectures, and evaluation of these architectures. Some keywords in this subject should be taught at undergraduate schools. Assuming that what they mean has been already learned as knowledge, discuss the possibility to develop new techniques through the inspiration from design concepts and backgrounds of current or past techniques.

学習の到達目標 Learning Objectives	
日	プロセッサにおけるマシン命令処理の高性能化技法を説明できる。 コンピュータシステム設計におけるハードウェア・ソフトウェアトレードオフを設計思想の観点から説明できる。 並列コンピュータを構成するための要素技術を列挙し、その目的・機能と相互関係を説明できる。 並列コンピュータアーキテクチャと並列プログラミング技法との関係を説明できる。
英	To become capable of explaining the instruction processing techniques to enhancing the performance of processors. To become capable of explaining the hardware-software tradeoffs from the viewpoint of the design philosophy. To become capable of listing up the elemental techniques to design the parallel computer hardware and explaining each purpose and function of them and the interrelationships among them. To become capable of explaining the relationship between parallel computer architectures and parallel programming techniques.

学習目標の達成度の評価基準 / Fulfillment of Course Goals (JABEE 関連科目のみ)	
日	
英	

授業計画項目 Course Plan			
No.		項目 Topics	内容 Content
1	日	プロセッサアーキテクチャ(1)	命令セットアーキテクチャの比較、RISC と CISC
	英	Processor architecture (1)	comparative study on instruction set architectures, RISC and CISC
2	日	プロセッサアーキテクチャ(2)	命令レベル並列処理、VLIW マシン
	英	Processor architecture (2)	Instruction-level parallel processing, VLIW machine
3	日	プロセッサアーキテクチャ(3)	スーパースカラプロセッサ
	英	Processor architecture (3)	superscalar processor
4	日	プロセッサアーキテクチャ(4)	マルチスレッドプロセッサアーキテクチャ
	英	Processor architecture (4)	multithreaded processor architecture
5	日	プロセッサアーキテクチャ(5)	分岐予測、データ値予測、投機実行
	英	Processor architecture (5)	Processor architecture (5)
6	日	プロセッサアーキテクチャ(6)	ベクトル処理、SIMD 命令
	英	Processor architecture (6)	vector processing, SIMD instructions
7	日	静的コード最適化(1)	リストスケジューリング、トレーススケジューリング
	英	Static code optimization (1)	list scheduling, trace scheduling
8	日	静的コード最適化(2)	ソフトウェアパイプライン化、自動ベクトル化
	英	Static code optimization (2)	software pipelining, automatic vectorization
9	日	並列アーキテクチャ(1)	マルチプロセッサの性能モデル
	英	Parallel computer architecture (1)	performance models of multiprocessors
10	日	並列アーキテクチャ(2)	相互結合網
	英	Parallel computer architecture (2)	interconnection network
11	日	並列アーキテクチャ(3)	共有メモリ、分散メモリ、分散共有メモリ
	英	Parallel computer architecture (3)	shared memory, distributed memory, distributed shared memory
12	日	並列アーキテクチャ(4)	キャッシュコヒーレンス制御、メモリコンシステンシモデル
	英	Parallel computer architecture (4)	cache coherency, memory consistency model
13	日	並列アーキテクチャ(5)	同期機構、トランザクショナルメモリ
	英	Parallel computer architecture (5)	synchronization mechanism, transactional memory
14	日	並列アーキテクチャ(6)	並列プログラミング言語、負荷分散
	英	Parallel computer architecture (6)	parallel programming language, load balancing
15	日	コンピュータシステムの評価	コンピュータシステムの評価手法、シミュレーション技法
	英	Evaluation of computer systems	evaluation methodology of computer systems, simulation techniques

履修条件 Prerequisite(s)	
日	
英	

授業時間外学習（予習・復習等） Required study time, Preparation and review	
日	各授業に対し、各 1.5 時間、計 3 時間の予習・復習に加え、定期試験に備えるための学習時間を要する。

英	Each lesson requires (1) 1.5 hours of preparation, (2) 1.5 hours of reviewing, and (3) additional learning time to prepare for the periodical examination.
---	--

教科書／参考書 Textbooks/Reference Books	
日	講義資料を KIT moodle にて配布する。 参考書「コンピュータアーキテクチャ」(柴山潔 著、オーム社)
英	Handouts of lectures will be released on the KIT moodle system. Reference book: "コンピュータアーキテクチャ" written by 柴山潔, オーム社.

成績評価の方法及び基準 Grading Policy	
日	期末試験（または期末課題のレポート）の結果を 100%として成績評価を行う。
英	Performance evaluation of this subject will be conducted only by the term-end examination (written) (, or the term-end assignment report).

留意事項等 Point to consider	
日	<ul style="list-style-type: none"> ・コンピュータシステム、コンピュータアーキテクチャ、およびシステムプログラム（コンパイラ、オペレーティングシステム）に関する学部レベルの知識を有することを前提に講義する。 ・他の人が作成したレポートを自分が作成したとして提出しないこと。また、レポートの中で文章を引用する際は、引用箇所が明確にわかるようにし、出典を記載すること。度を越えた引用は慎むこと。引用部分は誤字を含めて改変しないこと。
英	<ul style="list-style-type: none"> ・ It is assumed that students have undergraduate-level knowledge of computer systems, computer architecture, and system programs (compilers, operating systems). ・ Do not submit a report written by someone else as your own. When quoting text in your report, make sure the quoted part is clearly indicated and cite the source. Do not quote excessively. Do not alter the quoted part, including typos.