

2026 年度シラバス

科目分類/Subject Categories			
学部等/Faculty	/工芸科学部/工芸科学部 : /School of Science and Technology/School of Science and Technology	今年度開講/Availability	/有/有 : /Available/Available
学域等/Field	/設計工学域/設計工学域 : /Academic Field of Engineering Design/Academic Field of Engineering Design	年次/Year	/ 2 年次 / 2 年次 : /2nd Year/2nd Year
課程等/Program	/電子システム工学課程・課程専門科目/情報工学課程・課程専門科目 : /Specialized Subjects for Undergraduate Program of Electronics/Specialized Subjects for Undergraduate Program of Information Science	学期/Semester	/後学期/後学期 : /Second term/Second term
分類/Category	// : //	曜日時限/Day & Period	/火 2 : /Tue.2

科目情報/Course Information				
時間割番号 /Timetable Number	12121201			
科目番号 /Course Number	12160028			
単位数/Credits	2			
授業形態 /Course Type	講義 : Lecture			
クラス/Class				
授業科目名 /Course Title	デジタル電子回路 : Digital Electronic Circuits			
担当教員名 / Instructor(s)	/小林 和淑/(道正 志郎) : KOBAYASHI Kazutoshi/Dosho Shiro/			
その他/Other	インターンシップ実施科目 Internship	国際科学技術コース提供科目 IGP	PBL 実施科目 Project Based Learning	DX 活用科目 ICT Usage in Learning
	実務経験のある教員による科目 Practical Teacher	○	電子機器メーカーにて長年に渡り集積回路の設計を行ってきた教員を非常勤講師としている。	○
科目ナンバリング /Numbering Code				

授業の目的・概要 Objectives and Outline of the Course	
日	コンピュータやスマートフォンなどの情報通信電子機器、自動車や産業機器の制御用電子機器は、デジタル LSI 技術の発展により可能となったものであり、その基礎となるのがデジタル電子回路である。MOS トランジスタなどの個別素子による基本的なデジタル電子回路の構成と集積回路化したロジック IC の機能を理解させ、デジタル電子回路の解析・設計に必要な実用技術と応用技術を習得する。さらにハードウェア記述言語による組み合わせ論理回路、順序回路の記述法を学ぶ。
英	Recent progress of digital integrated circuit technologies are enabling consumer electronic devices for information and communication such as computers and smart phones. Digital electronic circuits are fundamental components for such devices. This lecture gives structures and behaviors of MOS transistors, combinational/sequential logic gates and also how to design combination sequential circuits by conventional Karnaugh maps and hardware description languages.

学習の到達目標 Learning Objectives	
日	論理演算、論理式の簡単化 論理ゲートの動作原理と MOS トランジスタによる実現方法

	D フリップフロップを用いた順序回路の動作原理 組合せ回路、順序回路のハードウェア記述言語による実現方法 メモリの構造とその動作原理
英	Logic Operations and Simplification of Logic Operations How logic gates work/ How they implemented with MOSFETs How sequential circuits are implemented with D-Ffs How combinational and sequential circuits are described with hardware description languages Structure of Memory and Basic Principle of Operation

学習目標の達成度の評価基準 / Fulfillment of Course Goals (JABEE 関連科目のみ)	
日	
英	

授業計画項目 Course Plan			
No.		項目 Topics	内容 Content
1	日	デジタル回路導入	電子回路とはなにか、アナログとデジタル、ムーアの法則、基数変換、ビットとバイト
	英	Introduction	What is Electronics Circuit, Analog and Digital, Moore's Law, Radix, Bit and Byte
2	日	論理演算・真理値表	2進数を使った論理演算、真理値表、論理ゲート、ドモルガンの法則、積和形、和積形
	英	Logic Operation, Truth Table	Logic Operations by Binary Numbers, Truth Table, Logic Gates, De Morgan's Law, Product-sum Type, Sum-product Type
3	日	論理式の簡単化	カルノー図を用いた論理の簡単化、ハミング距離、ドントケア
	英	Simplification of Boolean Functions	Karnaugh Map, Hamming Distance, Don't Care
4	日	組合せ回路と順序回路	ラッチとフリップフロップの動作原理と順序回路の設計法、状態遷移表、状態遷移図
	英	Combinational and Sequential Circuits	Latch and Flip Flop, State Transition Table, State Transition Diagram
5	日	2進数の加減算とシフト演算	2の補数による加減算、シフト演算
	英	Addition and Subtraction by 2's Complement Numbers and Shift Operation	Addition and Subtraction by 2's Complement Numbers and Shift Operation
6	日	プログラミング言語による論理演算・加減算	C言語による論理演算・加減算・シフト演算、符号あり変数、符号なし変数
	英	Logic and Arithmetic Operations by Programing Language	C Language, Arithmetic Operations, Logic Operations, Shift Operation, Unsigned Variables
7	日	MOS トランジスタと基本論理ゲートの構造	MOS トランジスタの動作原理とインバータ、NAND、NORなどのCMOS論理ゲートの構造
	英	MOS Transistor and Structure of Basic Logic Gates	Basic Principle of MOS Transistors, Structure of CMOS Logic Gates such as Inverter, NAND Gate and NOR Gate
8	日	中間試験	これまでの達成度を評価するために中間試験を行う。
	英	Mid-term Examination	To evaluate students' knowledge
9	日	ラッチとフリップフロップの構造	リングオシレータ、値を記憶することのできるラッチ(Latch)とフリップフロップ(Flip-Flop, FF)のCMOSによるトランジスタレベルの回路、SRラッチ、非同期リセット付FF
	英	Structure of Latch and Flip-Flop	Ring Oscillator, D Latch, D Flip-Flop, SR Latch, FF with Asynchronous Reset
10	日	標準ロジックIC	74シリーズのロジックICの動作原理とそれを用いた回路設計手法
	英	Standard Logic IC	74 series IC, TTL IC and CMOS IC, Circuit Design by IC
11	日	ハードウェア記述言語(1)組合せ回路	Verilog HDLを題材にネットリスト、ハードウェア記述言語(HDL)による組み合わせ回路の記述法、シミュレーション
	英	Hardware Description Language (1) Combinational	Netlist, Verilog-HDL, Bit Width, Function, Hierarchical Description, Simulation

		Circuit	
12	日	ハードウェア記述言語(2)順序回路	DFF の記述法, Register Transfer Level (RTL)での順序回路の記述法, ノンブロッキング代入, 論理合成, 動作合成
	英	Hardware Description Language (2) Sequential Circuit	Nonblocking Assignment, RTL, Logic Synthesis, Behavioral Synthesis
13	日	メモリ	HDD, SSD, マスク ROM, SRAM, DRAM, フラッシュメモリなどのメモリの構造
	英	Memory	HDD, SSD, Mask ROM, SRAM, DRAM, Flash Memory
14	日	特別講義	外部講師を招いて電子回路関連の講義を行う。
	英	Special Lecture	Invite a lecturer to give an invited talk related to recent issues in electrical circuits
15	日	演習	過去問を用いた試験前の演習
	英	Examination	Preparation for Exam.

履修条件 Prerequisite(s)	
日	論理設計を履修していることが望ましい。
英	Better to take Logic Design.

授業時間外学習 (予習・復習等) Required study time, Preparation and review	
日	出席はとらないが, 特別講義は出席を取る場合がある。確認テストをオンラインで実施する。各授業に対して, 予習を1時間, 復習を1時間行うこと。中間・期末試験の前にも学習時間を要する。
英	Better to attend, but usually attendance is not confirmed except for the special lecture. Examination is irregularly carried out during class. One hour for preparation and one hour for brush-up are required to take each class. Additional studies are required before mid-term and final exams.

教科書/参考書 Textbooks/Reference Books	
日	生協で販売予定(2020年度は希望者のみ)の「デジタル電子回路」(プリント縮刷版)を使用する。教科書(参考書)として, 「集積回路工学(吉本雅彦(編著, オーム社)」を使用する。
英	Buy "Digital Electric Circuits" (Slides are included) at the COOP shop. "Integrated Circuits" edited by Prof. Masahiko Yoshimoto is used as a textbook.

成績評価の方法及び基準 Grading Policy	
日	中間試験(約40%)と定期試験(約40%)とオンライン課題(20%)による。
英	Mid-term exam. (40%) and final exam.(40%). Online-test and Reports(20%)

留意事項等 Point to consider	
日	授業内容については, Moodle ならびにホームページを参照のこと。学内からは認証なしで参照できるが, 学外からは販売する教科書に記載のパスワードが必要である。
英	See the homepage to get informations. You can access it without any password from KIT but username and password is required from outside. They are written in "Digital Electronics Circuit".